

(19) 日本国特許庁 (JP)

## (12) 特許公報 (B2)

(11) 特許番号

第2711503号

(45) 発行日 平成10年(1998) 2月10日

(24) 登録日 平成9年(1997)10月31日

(51) Int.Cl.  
C 23 C 14/34  
  
14/40  
G 11 B 5/31

識別記号  
C 23 C 14/34  
  
14/40  
G 11 B 5/31

F I  
C 23 C 14/34  
  
14/40  
G 11 B 5/31

技術表示箇所  
S  
U  
  
F

請求項の数 5 (全 4 頁)

(21) 出願番号 特願平5-168052  
  
(22) 出願日 平成5年(1993) 7月7日  
  
(65) 公開番号 特開平7-18431  
(43) 公開日 平成7年(1995) 1月20日

(73) 特許権者 000227294  
ANELVA株式会社  
東京都府中市四谷5丁目8番1号  
  
(72) 発明者 三好 歩  
東京都府中市四谷5丁目8番1号 日電  
ANELVA株式会社内  
  
(72) 発明者 水谷 茂一郎  
東京都府中市四谷5丁目8番1号 日電  
ANELVA株式会社内  
  
(74) 代理人弁理士 鈴木 正次  
  
審査官 濑良 駿機

(56) 参考文献 特開 平2-185967 (JP, A)  
特開 平2-247380 (JP, A)  
特公 平2-55923 (JP, B2)

(54) 【発明の名称】 バイアススパッタによる薄膜形成方法

1

## (57) 【特許請求の範囲】

【請求項1】 ターゲットと基板電極の両方に高周波電力を供給し、基板電極上の基板表面に薄膜を形成するバイアススパッタ法において、ターゲット投入電力を基板電極に供給するバイアス投入電力より大きくすると共に、少なくとも前記基板電極に供給するバイアス投入電力およびターゲットに供給するターゲット投入電力により決定するバイアススパッタ強度を、薄膜形成初期には強くし、基板表面の平坦性が得られる薄膜形成終期には弱く制御することを特徴とするバイアススパッタによる薄膜形成方法。

【請求項2】 バイアス強度は、ターゲット投入電力を一定にした状態で、基板電極に供給されるバイアス投入電力を薄膜形成初期から基板形成終期まで、段階的に小さくなるように変化させて行う請求項1記載のバイアス

2

## スパッタによる薄膜形成方法。

【請求項3】 バイアス強度は、基板電極に供給されるバイアス投入電力を一定にした状態で、ターゲット投入電力を薄膜形成初期から基板形成終期まで、段階的に大きくなるように変化させて行う請求項1記載のバイアススパッタによる薄膜形成方法。

【請求項4】 バイアス強度は、基板電極に供給されるバイアス投入電力およびターゲット投入電力を一定にした状態で、ターゲットと基板電極の両方に供給する高周波電力の位相差を薄膜形成初期から基板形成終期まで、段階的に大きくなるように変化させて行う請求項1記載のバイアススパッタによる薄膜形成方法。

【請求項5】 バイアス強度は、基板電極に供給されるバイアス投入電力を薄膜形成初期から基板形成終期まで、段階的に小さくなるように変化させ、ターゲット投

10

(2)

特許2711503

3

入電力を薄膜形成初期から基板形成終期まで、段階的に大きくなるように変化させ、ターゲットと基板電極の両方に供給する高周波電力の位相差を薄膜形成初期から基板形成終期まで、段階的に大きくなるように変化させて行う請求項1記載のバイアススパッタによる薄膜形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、バイアススパッタ法による薄膜形成方法に係り、特に低応力でかつ段差被覆性の良い薄膜の形成を可能としたバイアススパッタによる薄膜形成方法に関する。

【0002】

【従来の技術】従来、スパッタリングにより基板表面に薄膜を形成するに際し、基板表面の段差の被覆性を向上する手段として、バイアススパッタ法が知られている。ターゲットと基板電極の両方に高周波電力を供給し、基板電極上の基板表面に薄膜を形成する方法である。例えば磁気記録媒体へ書き込みまたは読み取りを行う薄膜ヘッドのアルミナ保護膜の形成に利用されている。

【0003】薄膜ヘッドのアルミナ保護膜の形成は、粒子の断面形状が複雑でありかつ高い段差が存在するため、段差の被覆性を向上するためにバイアスを印加する必要がある。このバイアスは粒子の種類により必要な強度がそれぞれ異なっている。バイアス強度が不十分であると、段差被覆性が悪く、膜にクラックが発生し、ヘッドの性能を低下してしまう。一般的に段差が高いほど、また段差の形状が逆テーバー状になるほどバイアス強度を強くする必要がある。また、ヘッドの磁気特性はアルミナ保護膜の応力に影響を受けるため、内部応力を低くすることが必要である。アルミナ膜においてはバイアス強度を強くすると内部応力が大きくなる性質がある。従来の方法では、バイアス強度を一定にして膜形成していた。このため、段差被覆のために必要がバイアス強度を投入すると、内部応力をある値よりも低くすることが困難であった。

【0004】アルミナ保護膜は数10  $\mu\text{m}$  と厚く形成するものであるが、膜形成中の全ての部分で強い段差被覆性が必要なわけではない。図2はバイアスを印加した状態で膜形成したときの膜の断面の例を示したものであるが、段差9の上部Aのアルミナ膜11の断面はテーバー状になっている(例えば、J. Vac. Sci. Technol., Vol. 13, No. 6, Nov./Dec. 1976)。このテーバー状の段差を被覆するためにはバイアス強度は弱くてもよいと考えられる。

【0005】

【発明が解決しようとする課題】前記のように、従来のバイアススパッタ法による薄膜形成方法では、バイアス強度を一定としていたので、段差被覆性を向上すると共に、膜の内部応力を低くすることができない問題点があ

4

った。従って薄膜ヘッドの設計がアルミナ保護膜の形成プロセスに制約されることになっていた。

【0006】

【課題を解決する為の手段】この発明は前記の如くの問題点に鑑みてなされたもので、段差被覆性を向上すると共に、膜の内部応力を低くできるバイアススパッタによる薄膜形成方法を提供することを目的としている。

【0007】斯る目的を達成するこの発明のバイアススパッタによる薄膜形成方法は、ターゲットと基板電極の両方に高周波電力を供給し、基板電極上の基板表面に薄膜を形成するバイアススパッタ法において、薄膜形成初期には、バイアス強度を強くし、基板表面の平坦性が得られる薄膜形成終期には、バイアス強度を弱く制御することを特徴としている。

【0008】前記バイアス強度は、段階的に変化させるように制御することができる。このバイアス強度の変化は、基板電極に供給するバイアス投入電力およびターゲットに供給するターゲット投入電力の一方又は両方を制御することで行うことができる。また、更には前記バイアス投入電力とターゲット投入電力の位相差を制御することで、バイアス強度を変化させることもできる。

【0009】ターゲット投入電力を一定にした状態でバイアス投入電力を大きくすると、バイアス強度が強くなる。バイアス投入電力を一定にした状態でターゲット投入電力を小さくしても、バイアス強度が強くなる。ターゲット投入電力とバイアス投入電力の両方を一定にした状態で、両者の位相差を約180度にするとバイアス強度が強くなり、位相差を約0度とするとバイアス強度が弱くなる関係にある。

【0010】

【作用】この発明のバイアススパッタによる薄膜形成方法によれば、段差被覆性を向上すると共に、薄膜全体としては、内部応力を小さくすることができる。

【0011】

【実施例】以下、この発明を実施例について説明する。図1は実施例で使用したバイアススパッタ装置の構成を表わしている。真空容器1は真空ポンプ2により真空に排気可能とされており、スパッタガスを導入した状態でターゲット3には高周波電源5より高周波電力が供給され、同時に基板電極4には高周波電源6より高周波電力が供給され、真空容器1内で膜形成のための放電ができるようになっている。また、高周波電源5と高周波電源6は発振源が完全に同期しており、フェイズシフター7により位相差を変化させられるようになっている。更に、高周波電源5と高周波電源6とフェイズシフター7はプログラマブルコントローラー8に接続されており、ターゲット投入電力とバイアス投入電力と位相差とを設定に従って段階的に変化させることができるようにしてある。

【0012】前記のようなバイアススパッタ装置を用い

50

(3)

特許 2711503

5

6

て、図3乃至図6のようにバイアス強度を、薄膜形成初期には強くし、図2のAのように表面の平坦性が得られる薄膜形成終期には弱く制御して、基板電極4上に載置した基板表面に薄膜を形成する。

【0013】図3は、ターゲット投入電力は一定とし、高周波電源6より基板電極4に供給されるバイアス投入電力を段階的に小さくして、バイアス強度を段階的に変化させる場合である。この場合、高周波電源5、6の位相差は0度である。

【0014】図4は、前記バイアス投入電力を一定として、高周波電源5よりターゲット3に供給されるターゲット投入電力を段階的に大きくして、バイアス強度を段階的に変化させる場合である。高周波電源5、6の位相差は0度である。

【0015】図5は、前記ターゲット投入電力およびバイアス投入電力を夫々一定として、高周波電源5、6の位相差を段階的に大きくすることにより、バイアス強度を変化させた場合である。

【0016】更に図6は、ターゲット投入電力およびバイアス投入電力並びに、高周波電源5、6の位相差を総合的に制御して、バイアス強度を段階的に変化させる場合である。

【0017】以上のように、薄膜形成初期にバイアス強度を強くすることで、基板表面の段差被覆性を向上することができる。一方、段差を十分に覆い、表面に平坦性が得られる薄膜形成終期にはバイアス強度を弱くすることで、基板表面に形成される薄膜全体としては、内部応\*

\*力を小さくすることができる。

【0018】

【発明の効果】以上に説明したようにこの発明によれば、内部応力を小さくし、かつ段差被覆性を向上して薄膜形成ができる効果がある。

【0019】薄膜ヘッドの製造工程に応用することで、薄膜ヘッドの設計上の制約を緩和できる効果がある。

【図面の簡単な説明】

【図1】この発明の実施例で使用したバイアススパッタ装置の構成図である。

【図2】段差のある基板表面の断面形状を説明する図である。

【図3】この発明の実施例のターゲット投入電力とバイアス投入電力のグラフである。

【図4】この発明の第2実施例のターゲット投入電力とバイアス投入電力のグラフである。

【図5】この発明の第3実施例のターゲット投入電力、バイアス投入電力および位相差のグラフである。

【図6】この発明の第4実施例のターゲット投入電力、バイアス投入電力および位相差のグラフである。

【符号の説明】

1 ターゲット

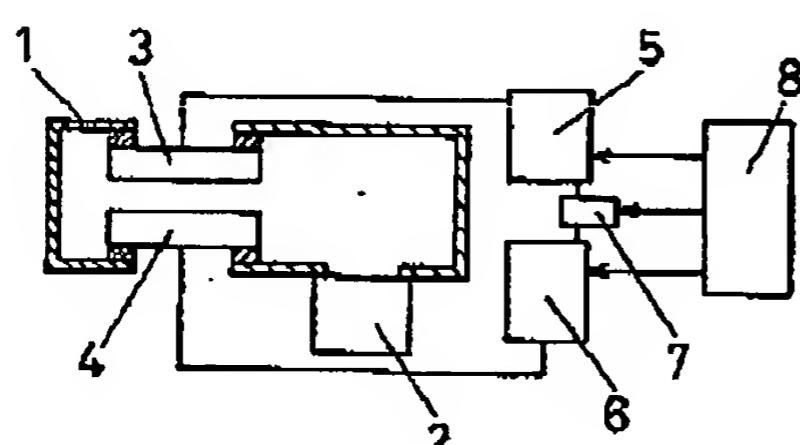
4 基板電極

5, 6 高周波電源

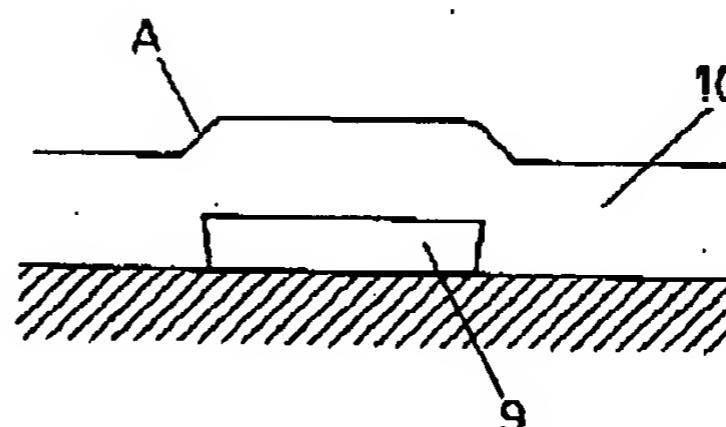
7 フェイズシフター

8 プログラマブルコントローラー

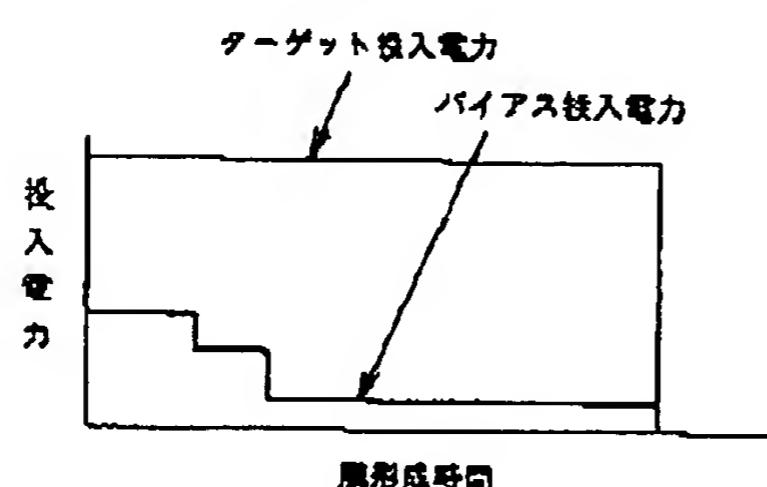
【図1】



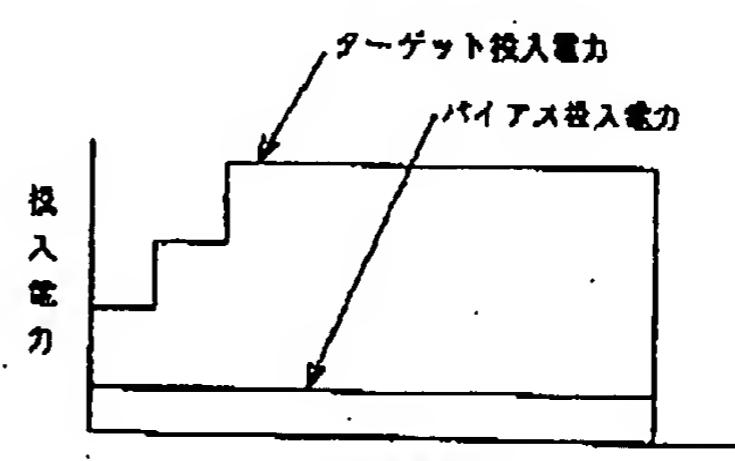
【図2】



【図3】



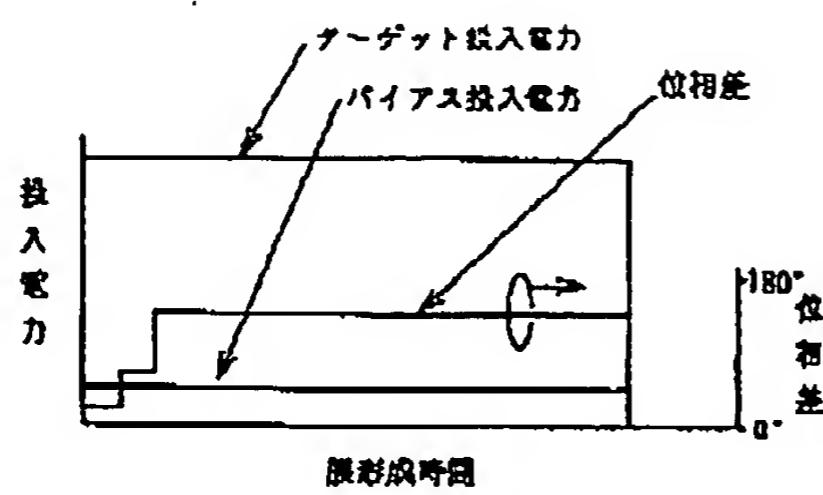
【図4】



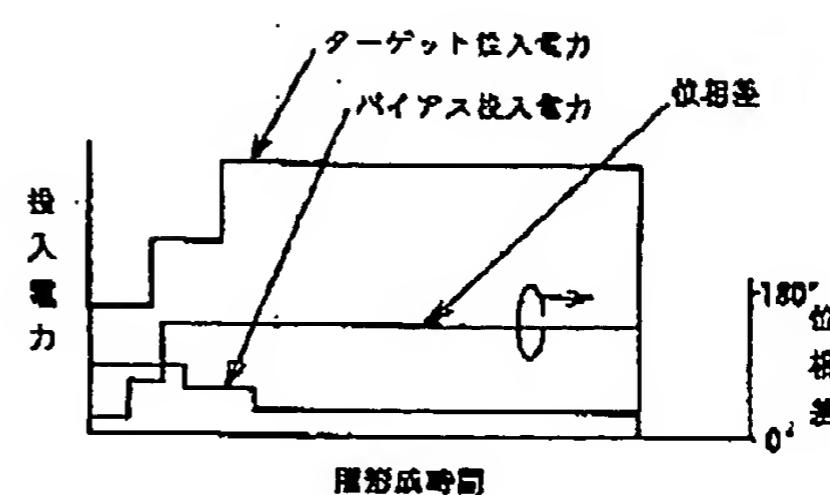
(4)

特許2711503

【図5】



【図6】



(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 07018431 A

(43) Date of publication of application: 20.01.95

(51) Int Cl

C23C 14/34

C23C 14/40

G11B 5/31

(21) Application number: 05168052

(71) Applicant: ANELVA CORP

(22) Date of filing: 07.07.93

(72) Inventor: MIYOSHI AYUMI  
MIZUFUNE YOICHIRO(54) FORMATION OF THIN FILM BY BIAS  
SPUTTERINGthe fed power and phase difference stepwise with  
the phase shifter 7 and programmable controller 8  
connected to the power sources 5 and 6.

(57) Abstract

PURPOSE: To improve the step covering property and to reduce the internal stress of a film by increasing a bias intensity in the initial thin film forming stage and decreasing it in the final thin film forming stage in bias sputtering.

CONSTITUTION: A high-frequency power is supplied to the target 3 and substrate electrode 4 arranged in a vacuum vessel 1 provided with a vacuum pump 2 respectively from high-frequency power sources 5 and 6 to produce plasma. The target 3 is sputtered by the plasma to form a thin film on the surface of a substrate (not shown in the figure) placed on the substrate electrode 4. In this sputtering, the bias intensity is increased in the initial thin film forming stage to improve the step coverage of the substrate surface, and the bias intensity is decreased in the final flat thin film forming stage to reduce the internal stress of the entire thin film. The bias intensity is controlled by changing

